



### SmartStart med elektronik design

OrCAD® gør det nemt at vælge de rigtige værktøjer fra starten.

Hundredvis af danske virksomheder anvender i dag OrCAD produkter til hardware udvikling. Derfor er kendskab til OrCAD produkterne eftertragtet og øger chancerne for at få et job – under og efter studie tiden.

Den gratis OrCAD Lite release 16.5 har færre begrænsninger end tidligere versioner og giver mulighed for at designe elektronik, så studerende og selv virksomheder med mindre designs, kan lave produkter uden at skulle investere i værktøjer. Siden kan løsningen vokse efter behov. Design data, brugerflade og biblioteker benyttes i alle OrCAD løsninger - fra Lite og op til den største løsning.

Derfor kalder vi det *SmartStart* på hardware udvikling.

### OrCAD produkterne er komplette løsninger

De OrCAD produkter, der anvendes på de fleste danske læreanstalter, indeholder komplette værktøjer til elektronik design:

- OrCAD Capture CIS til diagramtegning med komponent styring
- PSpice A/D og PSpice AA til simulering, stress analyse og optimering af kredsløb
- OrCAD Signal Explorer til signal integritets analyse med anerkendt Field solver teknologi
- PCB Editor til design af print kort

Nordcad stiller fri adgang til Nordcad hotline support til undervisere. Desuden er uddannelsesmateriale til rådighed for undervisningsinstitutionerne - og dermed også de studerende.

Det giver mulighed for en SmartStart på den studerendes karriere.

### OrCAD Lite edition er meget mindre lite

SmartStart med de færre begrænsninger i OrCAD Lite release 16.5 - den vil opfylde de fleste behov for studerende og for mindre virksomheder. Nogle af ændringerne m.h.t. restriktioner er

Beskrivelse	OrCAD Demo release 16.3	OrCAD Lite release 16.5
Capture CIS komponent database	10 komponenter	1000 komponenter
Capture biblioteksstørrelse	15 komponenter	Ingen begrænsning
PCB Editor	10 komponenter	50 komponenter / 100 nets
PSpice A/D	64 knudepunkter	75 knudepunkter
PSpice A/D sub-circuit limit	2 sub-circuits	Ingen begrænsning
PSpice stimulus editor	Sinus og clock	Ingen begrænsning

Software kan hentes efter sommerferien på <http://nordcad.dk/dk/produkter/SmartStart>

### SmartStart uddannelseskoncept til uddannelsesinstitutioner!

Nordcad har udviklet en række nye uddannelsesmoduler der henvender sig til uddannelsesinstitutioner.

Som en del af det nye koncept, tilbyder vi et informationsmøde hos jer, på et naturligt tidspunkt i jeres forløb.

- Nordcad – Hvem er vi
- StartSmart konceptet og support
- Uddannelses tilbud til uddannelsesinstitutioner.
- OrCAD/Allegro produkt gennemgang
- Design flow – Fra idé til produktion
- Uddeling af materiale
- Teknisk demo af værktøjer og flow, samt Q&A

Kontakt Nordcad på 9631 5690 eller [info@nordcad.dk](mailto:info@nordcad.dk) og book jeres informationsmøde.

### SmartStart uddannelsesmodul inkluderet i pakken!

På de efterfølgende sider er der en tutorial der gennemgår et båndpass filter. Målet er at give grundlæggende undervisning i brugen af programmerne Capture, PSpice og PCB Editor.

# Tutorial - Bandpass

Introduktion ..... 3

Programstart ..... 4

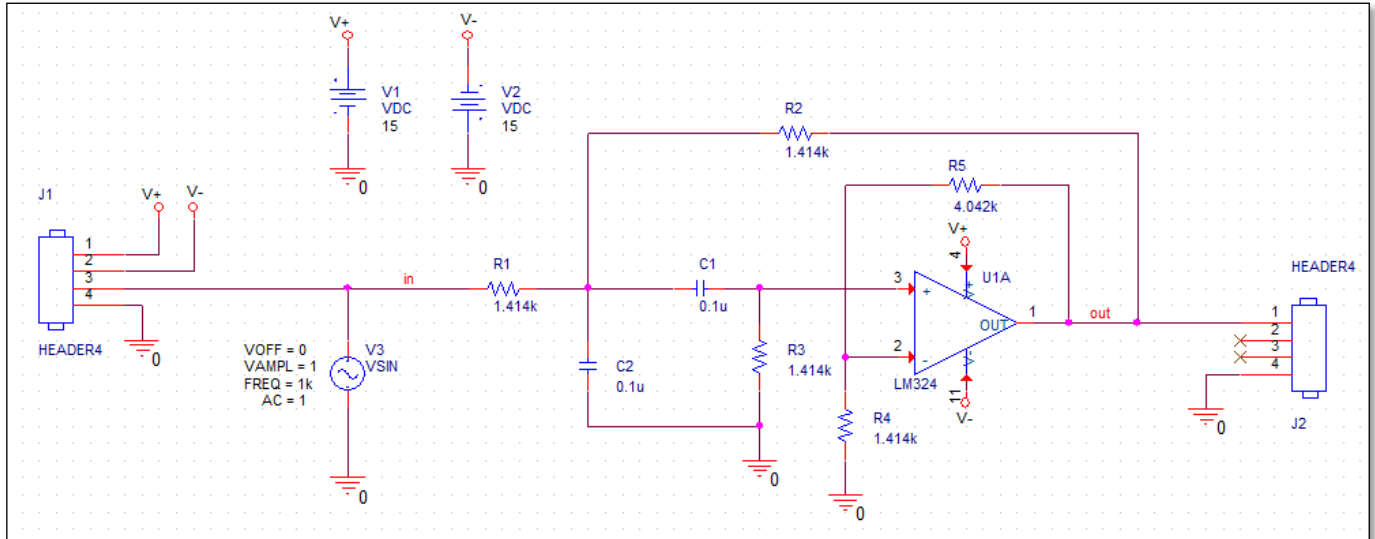
Diagramtegning ..... 5

PSpice Simulering ..... 9

PCB Layout ..... 14

Diagram ..... 17

Før du går i gang ..... 18



# Introduktion

Denne tutorial er beregnet til at fungere som en introduktion til de mest nødvendige betjeningsmuligheder i Cadence OrCAD design pakken. Målgruppen er brugeren med lidt eller ingen erfaring med Cadence OrCAD programmerne. For en mere detaljeret gennemgang henvises til vores åbne uddannelser: <http://nordcad.dk/dk/uddannelser/>. Er du studerende kan du få adgang til materialet via din underviser.

Cadence OrCAD design pakken består af følgende:

- Capture CIS (diagram tegning)
- PSpice (kredsløbs simulering)
- SI Explorer (signal integritets analyse)
- PCB Editor (print udlægning)

På nuværende tidspunkt er SI Explorer ikke indeholdt i denne tutorial.

Det antages at læseren af dette dokument har en grundlæggende forståelse for elektriske kredsløb og print layout. Visse udtryk i programmerne kan dog variere fra daglige tale, og fra andre lignende programmer. Det anbefales derfor at gennemgå afsnittet "Før du går i gang" i appendiks, bagerst i denne tutorial.

For at gemmefører denne tutorial som beskrevet, skal du anvende Nordcads opsætningspakke (pcbeditor\_setup\_300.zip). Det er muligt at gennemføre tutorialen uden, men henvisninger og funktionalitet vil afvige, og det vil kræve yderligere skridt end dem som er beskrevet.

Opsætningspakken kan hentes her:

[http://downloads.nordcad.dk/temp/pcbeditor\\_setup\\_300.zip](http://downloads.nordcad.dk/temp/pcbeditor_setup_300.zip)

Login:

dlnordcad

Password:

iwantTHAThotfix

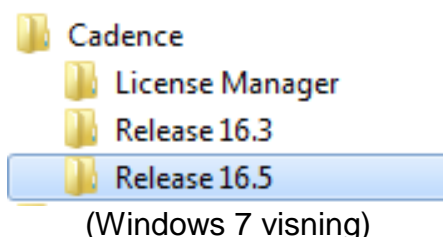
## Programstart

Alle programmer kan startes fra Cadence, Release 16.5 programgruppen via Windows start menuen.

Hvis man ønsker en bestemt opsætning kan der anvendes en speciel genvej til Capture CIS. Se f.eks.

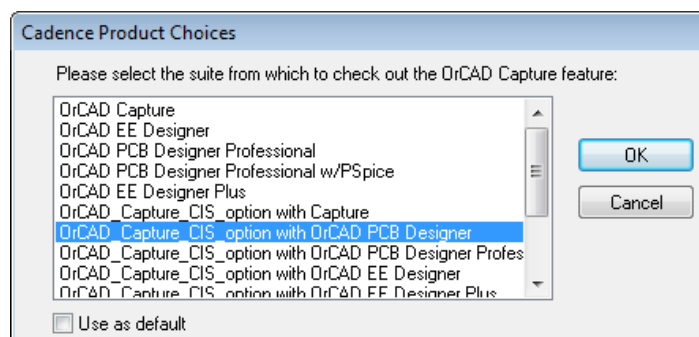
C:\Cadence\Company\DesignEntryCIS

Ofte er det ikke nødvendigt at starte et program "selvstændigt", da de åbnes automatisk fra et andet program. F.eks. vil PSpice og PCB Editor kunne startes via Capture CIS.

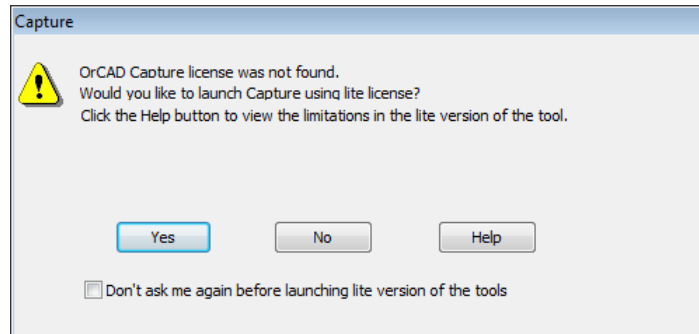


(Windows 7 visning)

Ved start af programmerne vises de tilgængelige licenser. Hvilke afhænger af opsætningen på PC'en og/eller netværket. Her kan man vælge en pakke som indeholder alle de programmer man får brug for. Hvis der ikke er licens til et program vises "Cadence Product Choices" vinduet igen når programmet startes.



Er der ikke adgang til en "rigtig" licens får man mulighed for at starte på en "lite" licens. Dette giver en række begrænsninger i forhold til de rigtige licenser, men de fleste af øvelserne i denne tutorial kan gennemføres på en lite licens. Det er muligt at vælge altid at starte på en lite licens: "Don't ask me again before...".



Hvis installationen er en "lite edition" vil programmerne automatisk starte på en lite licens indtil første gang de er blevet startet på en rigtig licens. Samtidig vil programgruppen hedde "OrCAD 16.5 Lite" i stedet for "Release 16.5".

For at ændre hvilken licens Capture CIS startes med som "default" vælges File, Change Product. Dette er kun muligt når alle projekter er lukket.

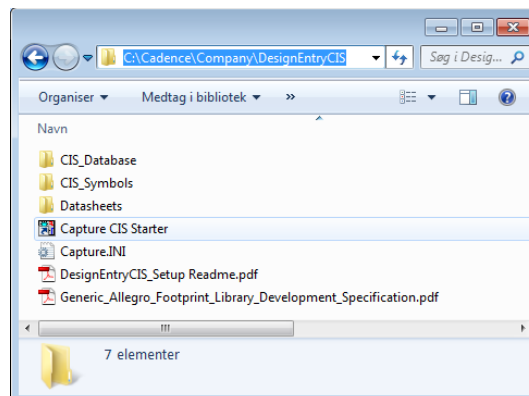
De steder Capture CIS kigger efter en licens kan ændres med "License Client Configuration Utility". Dette er et selvstændigt program i Cadence program gruppen. Her angives 5280@<hostnavn>. Flere placeringer kan angives ved at adskille med semikolon – 5280@<host1>;5280@<host2>. Kontakt systemadministrator for at få hostnavnet på den eller de placeringer hvor licenserne kan hentes.

# Diagramtegning

Målet med første del af denne tutorial er at tegne diagrammet som er vist på forsiden. I det følgende beskrives det detaljeret hvordan diagrammet tegnes. For overblikkets skyld er det en god ide at kigge på det færdige diagram undervejs. Diagrammet findes også som pdf under C:\Cadence\Company\DesignEntryCIS\tutorial\_schematic.pdf, og kan også ses i stor størrelse på side 16.

## 1. Start OrCAD Capture CIS

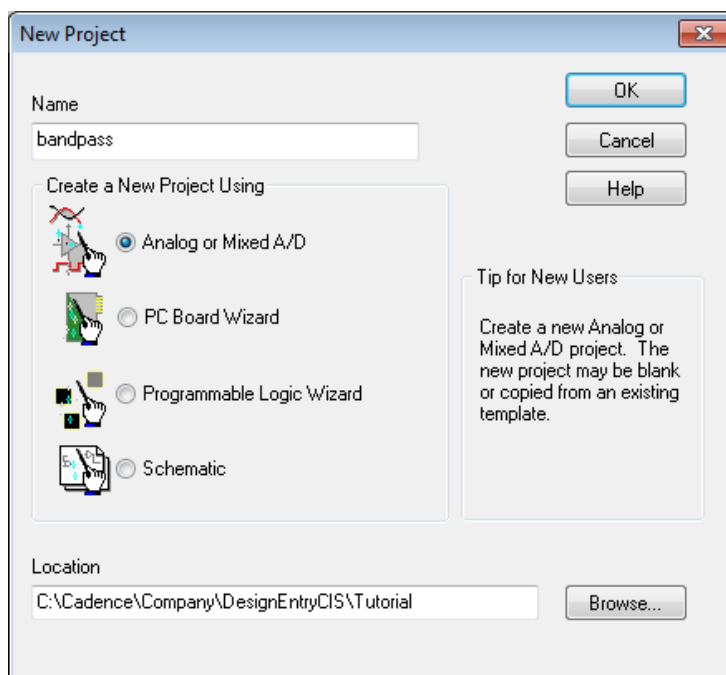
- Brug genvejen "Capture CIS Starter" i C:\Cadence\Company\DesignEntryCIS



## 2. Opret et nyt Projekt.

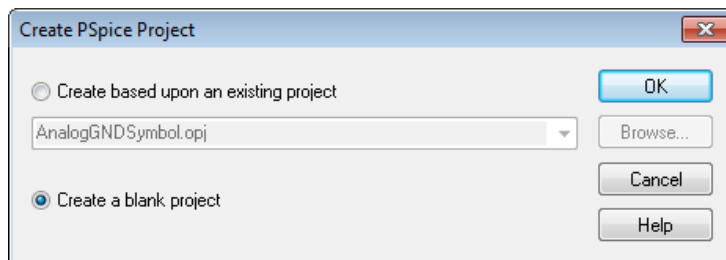
- Vælg **File, New Project**
- Kald projektet for **bandpass**
- Vælg type "**Analog or Mixed A/D**"
- Angiv Location til **C:\Cadence\Company\DesignEntryCIS\tutorial**

Under Location kan man angive en ønsket undermappe i en eksisterende mappe. Denne oprettes derefter automatisk.



## 3. Tryk OK, og i næste vindue vælg "Create a blank project".

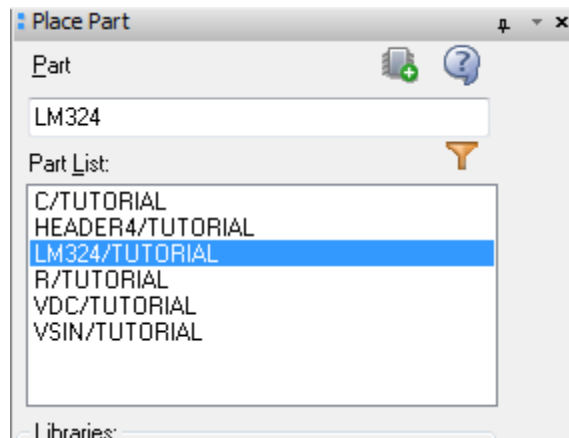
Tryk OK igen.



Du har nu oprettet et nyt, næsten tomt, projekt. Projektet indeholder en designfil, bandpass.dsn, som indeholder et diagram, SCHEMATIC1, med en side PAGE1. Det er her du skal tegne kredsløbet.

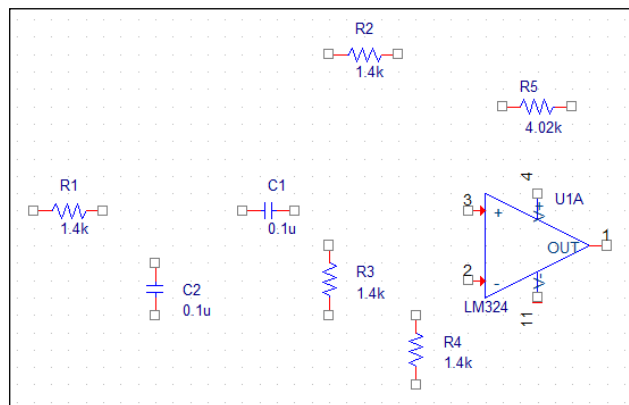
Projektet er desuden baseret på den standard-opsætning der er lavet i Capture, mht. sidestørrelse, tegningshoved (title block), osv.

4. Vælg **Place, Part**.
5. Skriv **LM324** i Part feltet i Place Part vinduet i højreside af skærmen.



**Part List** opdateres løbende. Hvis du anvender grundopsætningen er der kun et "hit" på LM324. Navnet efter den sidste skråstreg angiver hvilket partbibliotek komponenten er fundet i.

6. **Dobbeltklik** på **LM324/TUTORIAL** for at placere den. Det er ikke vigtigt hvor komponenten placeres, da den kan flyttes efterfølgende ved at trække i den med musen.
7. Tryk **P** for at vende tilbage til Place Part vinduet. Skriv **C** i Part feltet.
8. Tryk **Enter** for at placere **C/TUTORIAL** komponenten.
9. **Placér en C** komponent til venstre for LM324 komponenten og tryk **ESC** for at afslutte kommandoen.
10. Brug **Ctrl-C** og **Ctrl-V** til at placere en kopi af kondensatoren. **Markér** en komponent og tryk **R** for at rotere den efter den er placeret.
11. Gå tilbage til **Place Part**, dobbeltklik på **R/TUTORIAL** i Part List for at placere den. **Placér 5** af disse komponenter (modstande).



12. **Gentag proceduren** og placér komponenterne **VDC**, **HEADER4** og **VSIN**, som vist på diagrammet.
13. Tryk **Ctrl+S** for at gemme diagrammet, eller vælg File, Save.

Komponenterne navngives automatisk i den rækkefølge de placeres (R1, R2, R3, osv.). I forhold til funktionen af programmet er det ikke væsentligt hvad komponenterne hedder, bare de ikke hedder det samme. For at forstå henvisningerne i denne vejledning er det dog nemmest hvis der anvendes de samme navne som vist på billederne.

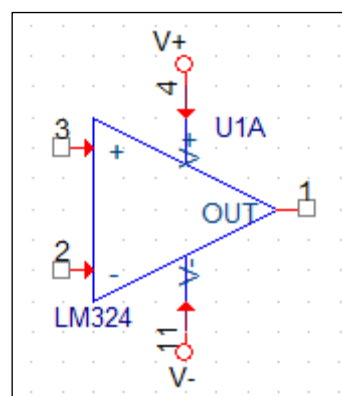
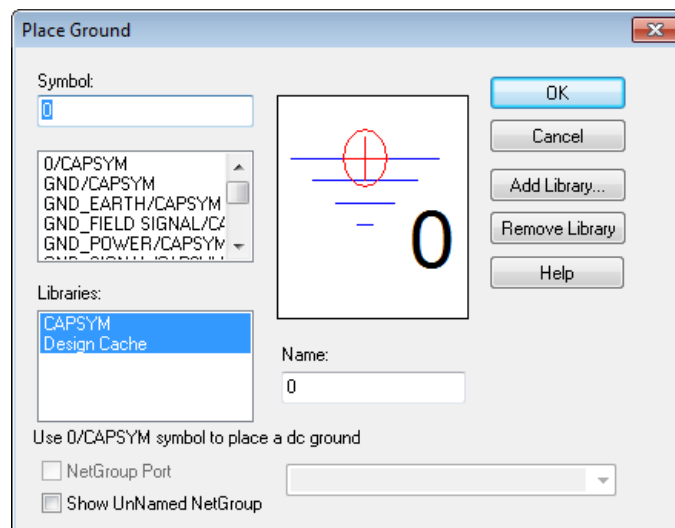
Et komponentnavn ændres ved at dobbeltklikke på det og angive et nyt.

14. Vælg **Place, Ground**. Dobbeltklik på **0/CAPSYM** for at placere den. Tryk på **ESC** for at afslutte placering af Ground.

15. Vælg **Place, Power**. Dobbeltklik på **VCC/CAPSYM** og placér denne. Dobbeltklik på **VCC** navnet og angiv det nye navn til **V+**.

16. Forbind til **U1A** benet med samme navn. Tryk **ESC** for at afslutte.

17. Placér endnu en **VCC**. Omdøb denne til **V-** og forbind til V- benet på **U1A**.



18. Vælg **Place Wire** (eller tryk på **W** på tastaturet). Tegn ledninger/wires så komponenterne forbindes som vist på diagrammet. Læg mærker til de røde "prikker" der kommer frem når du holder en ledning over et ben. Det betyder at hvis du klikker der, vil ledningen blive forbundet til benet og afsluttet.

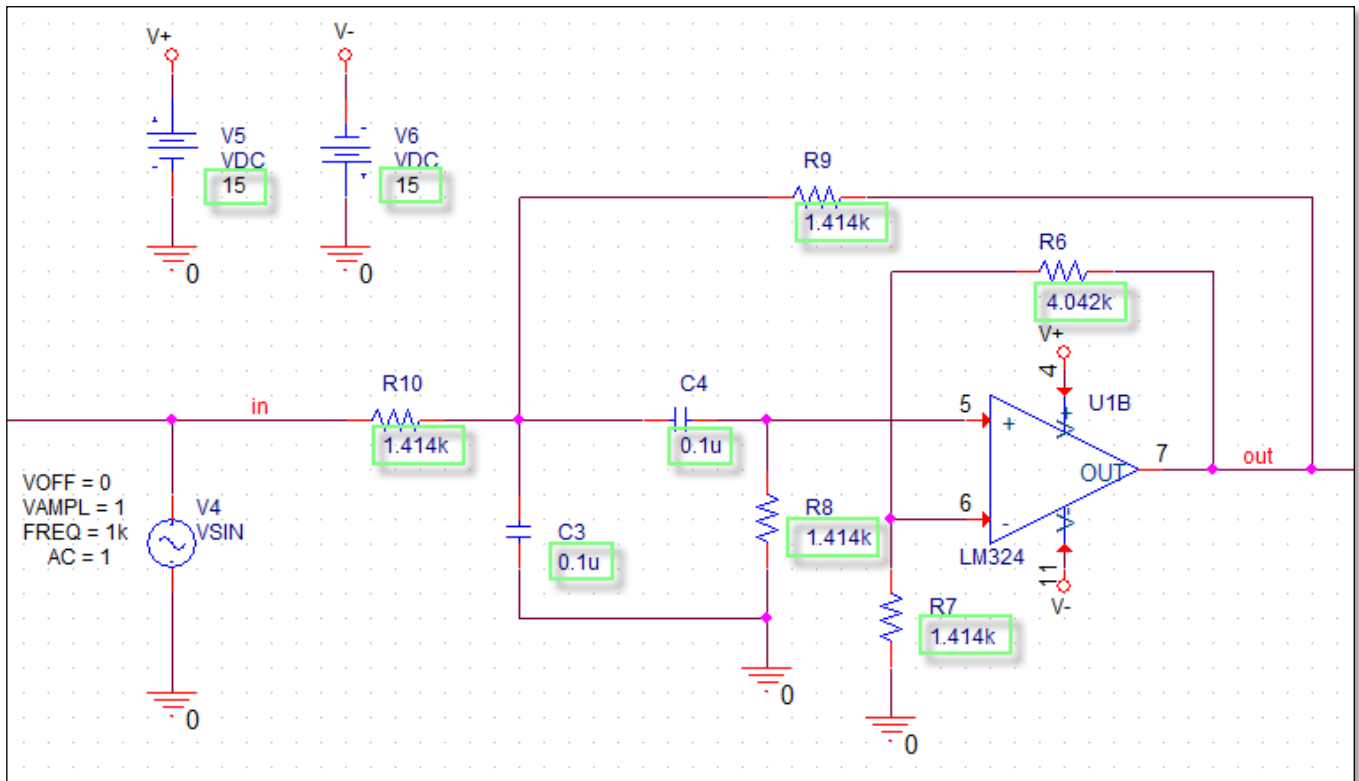
19. Tryk **N** (for Place Netalias). Angiv navnet til **out** og placer det på nettet (ledningen) forbundet til **udgangen af LM324** kredsen.

- Dette gør det f.eks. lettere at finde simuleringsdata for signalet.

20. Gentag proceduren og giv **nettet forbundet til VSIN** navnet **in**.

**21. Afslut diagrammet som vist herunder**

- **Angiv værdier** for komponenter ved at dobbeltklikke på de eksisterende:  
 $R1=R2=R3=R4=1.414k$ ,  $R5=4.042k$ ,  $C1=C2=0.1\mu$ ,  $V1=15$ ,  $V2=15$ .
- De værdier der skal ændres er markeret med grønt



**22. Tryk X**, for at placere no-connects, og klik på benene af **J1** og **J2** som vist på diagrammet.

**23. Gem** diagrammet.

Diagrammet er nu færdigt. Udgangspunktet er et equal-resistance, equal-capacitance båndpas filter med  $F_c = 1,5916\text{kHz}$  ( $10\text{k rad/s}$ ) og  $Q = 10$ .



# PSpice Simulering

1. Tryk på **New Simulation Profile** ikonet for at oprette en simulerings profil.

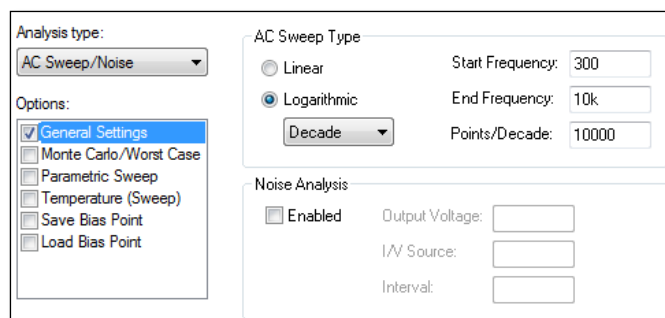
(samme funktion er tilgængelig fra PSpice menuen)



2. Angiv navnet til **Freq** og tryk **Create**.

3. I simulation settings vinduet vælges:
  - Analysis type = **AC Sweep/Noise**
  - Start = **300**
  - End = **10k**
  - Points = **10000**

Tryk **OK**.



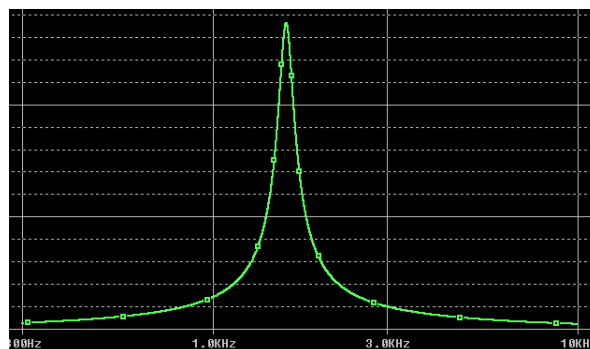
4. Placér en **Voltage Marker** på **out** nettet.
  - Tryk på Voltage Marker ikonet.



5. Tryk **F11** (eller tryk på play-knappen) for at starte simuleringen.

Tryk **OK** i warning vinduet. (Advarslen skyldes stikkene J1 og J2 som kun skal bruges til print udlægning og derfor ikke har en PSpice model).

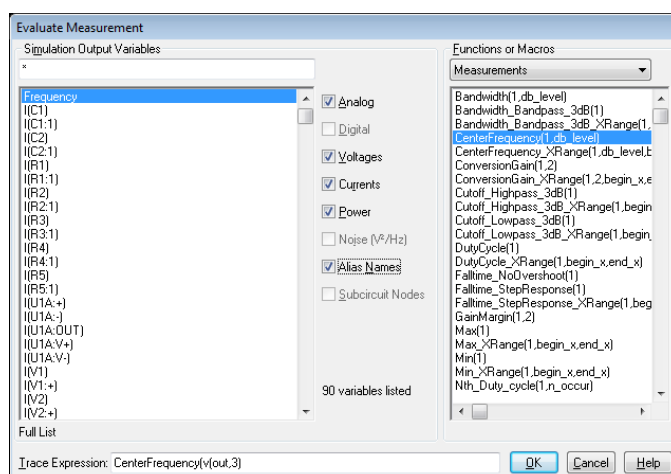
Resultaterne skulle gerne vise en båndpas karakteristik.



6. Tilføj nu et "measurement" for at måle filterets centerfrekvens:
  - **Trace, Evaluate Measurement**
  - **CenterFrequency(V(out),3)**

Resultaterne vises under kurven.

7. Tilføj yderligere 2 measurements for at finde Q (godhed) og forstærkning:
  - **Q\_Bandpass(V(out),3)**
  - **Max(V(out))**



8. Gem en ny kopi af datafilen (resultaterne):
  - **File, Save As**

- Angiv et **nyt navn**, f.eks. Freq\_01

9. Skift tilbage til **Capture CIS**.

10. Giv komponenterne "rigtige" værdier:

R1=R2=R3=R4=1.4k

R5=4.02k

11. **Kør** simulering ingen. Den **skal startes fra Capture CIS**.

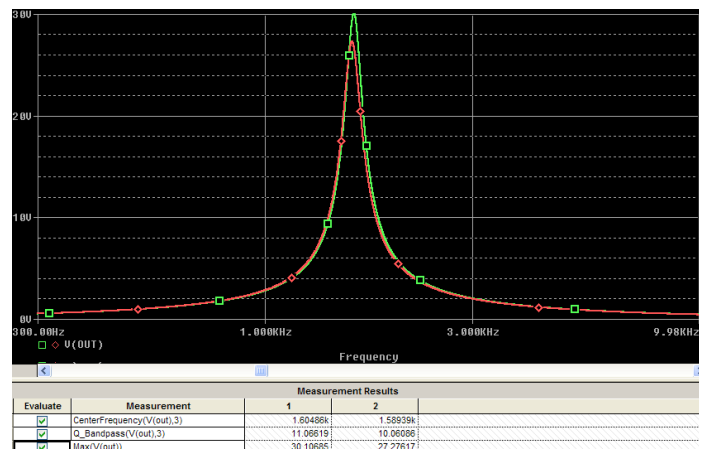
12. Sammenlign de nye resultater med de gamle:

- **File, Append Waveform**
- Vælg den datafil du gemte før

13. For at se de samme measurements som før:

- Vælg **View, Measurement Results**
- Sæt flueben ud for Evaluate

Afvigelsen kan ses både på kurverne, og på værdierne for de valgte measurements.



14. Skift tilbage til **Capture CIS**.

15. Opret en **ny simulerings profil**:

- Angiv navnet **Freq\_MC**

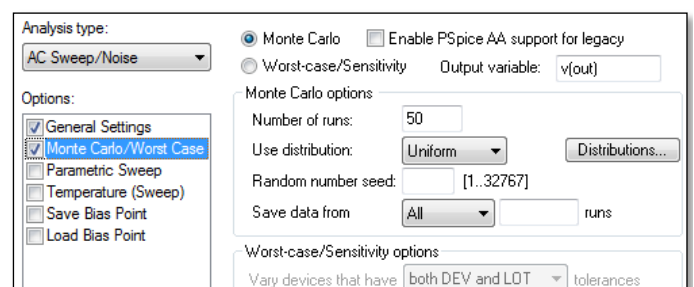
16. Vælg Analysis type = **AC Sweep/Noise**

For **General Settings** vælges:

- **Linear!**
- Start = **1k**
- End = **2.5k**
- Points = **2000**

For **Monte Carlo/Worst Case** vælges:

- Output Variable = **V(out)**
- Number of runs = **50**



17. Placér en **Voltage Marker** på **out** nettet.



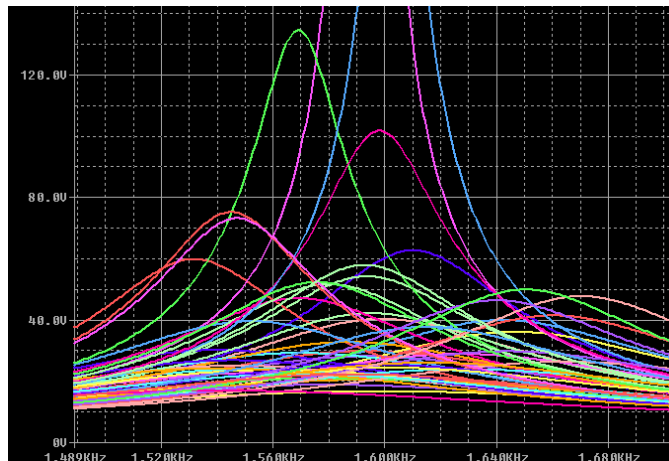
18. Tryk **F11** for at starte simuleringen.

**19. Tryk OK for at se alle "Available Sections"**

Fjern evt. symbolerne fra kurverne for at få et bedre billede:

- Tools, Options
- Use Symbols...

Resultaterne viser nu hvordan det kunne se ud for 50 forskellige kredsløb, hvis der tages højde for den tolerance der er på de passive komponenters værdier.



**20. Tilføj de samme tre measurements som tidligere (pkt. 6 og 7).**

Measurement værdierne vises nu for alle 50 kurver.

Evaluate	Measurement	1	2	3
<input checked="" type="checkbox"/>	CenterFrequency(v(out),3)	1.59531k	1.60364k	1.61052k
<input checked="" type="checkbox"/>	Q_Bandpass(v(out),3)	11.01507	7.75583	22.57199
<input checked="" type="checkbox"/>	Max(v(out))	29.77891	20.73856	62.64742

**21. Gå tilbage til Capture CIS.**

**22. Markér alle R komponenter (modstande).**

**23. Tryk Ctrl+E for at rette i deres egenskaber. Sæt Tolerance til 0.1% for alle.**

Source Package	R	R
Source Part	R.Normal	R.Normal
TC1	0	0
TC2	0	0
TOLERANCE	0.1%	0.1%
Value	1.414k	1.414k
VOLTAGE	RVMAX	RVMAX

**24. Kør simuleringen igen, og undersøg hvilken forskel de nye tolerancer giver.**

Prøv eventuelt også at ændre på kondensatoreernes tolerancer.

**25. Gå tilbage til Capture CIS og opret en ny simulerings profile:**

- Navn = **Time**
- Analysis type = **Time domain**
- Run to time = **10ms**
- Maximum step size = **2u**

Analysis type: Time Domain (Transient)

Run to time: 10ms seconds (TSTOP)

Start saving data after: 0 seconds

Options:

- General Settings
- Monte Carlo/Worst Case
- Parametric Sweep
- Temperature (Sweep)

Transient options

Maximum step size: 2u seconds

Skip the initial transient bias point calculation (SKIPBP)

**26. Placer to stk. Voltage Marker:**

- En på **out** nettet
- En på **input signalet** (mellem V3 og R1)

**27. Sæt frekvensen på input-kilden V3 til 1.59kHz:**

- **FREQ=1.59k**

**28. Start simuleringen – F11.**

Resultaterne skulle gerne vise at input signalet er for stort. (Eller at der er for meget forstærkning om man vil).

29. Gå tilbage til **Capture CIS** og sæt input signalet fra V3 til 400mV i stedet:  
**VAMPL = 400mV**

Kør simuleringen igen – nu burde du se en ”ræn” kurveform.



Nu kunne det måske være interessant at se på hvilke af diagrammets komponenter der har størst indflydelse på de egenskaber (measurements) vi har kigget på.

30. **OBS:** Den sidste del af øvelsen kan ikke gennemføres i Lite versionen.

Fra Capture vælges:  
**PSpice, Advanced Analysis, Sensitivity**

Der vises nu et nyt vindue, Sensitivity, som er en del af PSpice Advanced Analysis.

De komponenter der har tolerancer er vist i Parameters feltet.

I feltet Specifications kan man vælge hvilke measurements man ønsker at undersøge.

Parameters						
Component	Parameter	Original	@Min	@Max	Abs Sensitivity	Linear
C1	VALUE	0.100000000000000u				
C2	VALUE	0.100000000000000u				
R1	VALUE	1.40000000000000k				
R2	VALUE	1.40000000000000k				
R3	VALUE	1.40000000000000k				
R4	VALUE	1.40000000000000k				
R5	VALUE	4.02000000000000k				

Specifications						
On/Off	Profile	Measurement	Original	Min	Max	
Click here to import a measurement created within PSpice...						

Sensitivity

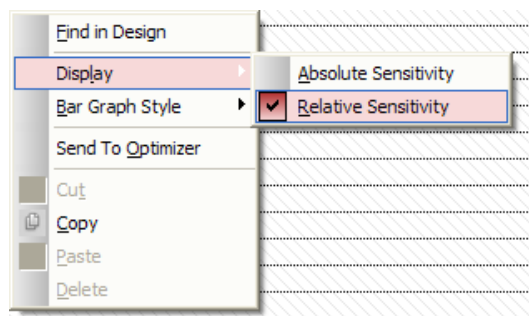
31. Tryk på **”Click here to import a measurement created within PSpice”**:  
 Vælg de tre measurements fra Freq profilen

Profile	Measurement
freq.sim	CenterFrequency(v(out),3)
freq.sim	Q_Bandpass(v(out),3)
freq.sim	Max(v(out))
freq_mc.sim	CenterFrequency(v(out),3)
freq_mc.sim	Q_Bandpass(v(out),3)
freq_mc.sim	Max(v(out))

32. Tryk på **play-knappen** for at starte Sensivitets analysen.



33. Højreklik i Parameters vinduet og vælg **Relative Sensitivity**.



34. Skift mellem de forskellige measurements i Specifications vinduet for at se resultaterne for hver enkelt.

Parameters						
Component	Parameter	Original	@Min	@Max	Rel Sensitivity	Linear
R5	VALUE	4.0200k	3.9...	4.06...	2.6644	79
R2	VALUE	1.4000k	1.4...	1.38...	-2.2483	67
R4	VALUE	1.4000k	1.4...	1.38...	-2.2234	66
R3	VALUE	1.4000k	1.3...	1.41...	1.7367	5
C1	VALUE	0.1000u	95n	105n	912.9312m	27
R1	VALUE	1.4000k	1.3...	1.41...	840.8350m	25
C2	VALUE	0.1000u	105n	95n	-686.2561m	20

Specifications						
On/Off	Profile	Measurement	Original	Min	Max	
<input checked="" type="checkbox"/>	freq.sim	CenterFrequency(...	1.5953k	1.5036k	1.6976k	
<input checked="" type="checkbox"/>	freq.sim	Q_Bandpass(v(ou...	11.0151	4.3276	16.6117	
<input checked="" type="checkbox"/>	freq.sim	Max(v(out))	29.7790	10.9653	47.6693	

Click here to import a measurement created within PSpice...

Sensitivity

# PCB Layout

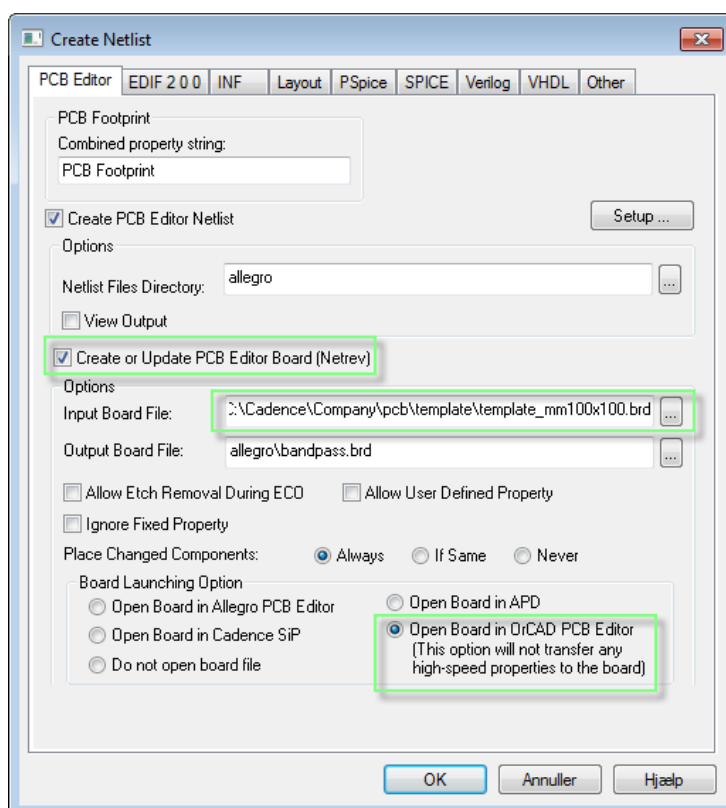
1. Gå tilbage til **Capture CIS**.
2. Markér bandpass.dsn i oversigten, og vælg **Tools, Create Netlist**.
3. I Create Netlist menuen vælges:
  - **Create or Update PCB...**
  - **Input Board file = C:\Cadence\Company\pcb\template\template\_mm100x100.brd**
  - **Open Board in OrCAD...**

Tryk **OK**

Vælg **OK** for at gemme designet.

Vælg **Ja** for at oprette allegro mappen.

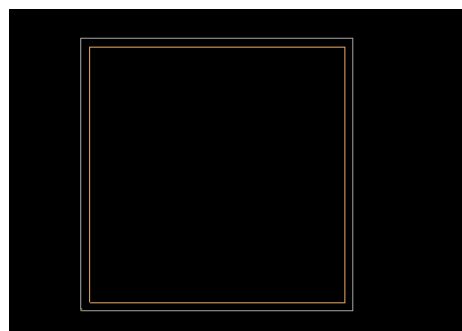
Vælg **OK** til at der er warnings (de betyder ikke noget i denne sammenhæng).



4. Tryk på **Zoom Fit** toolbar ikonet, for at tilpasse zoom niveauet til board outline.

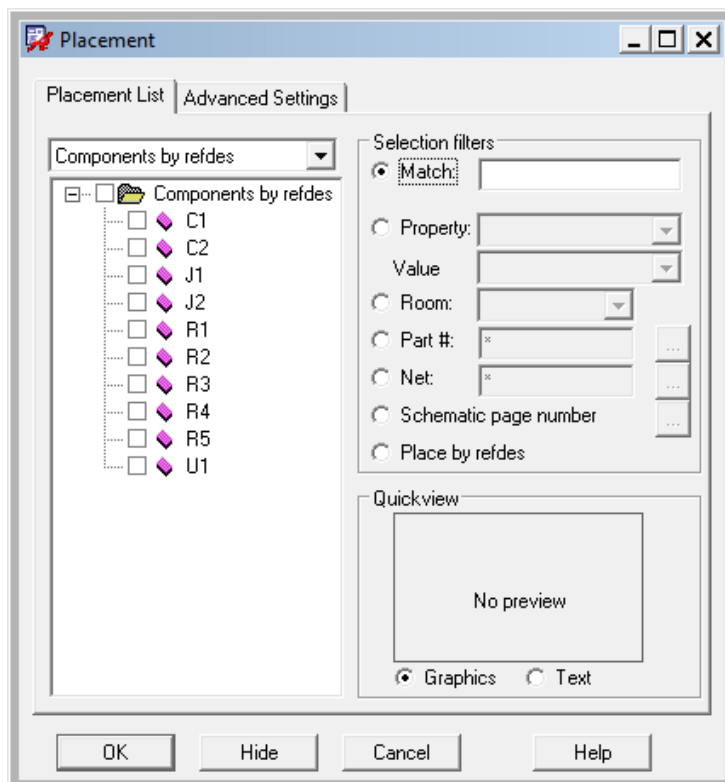


Board outline er den grå kasse der kan ses i PCB Editor vinduet. Tilsvarende er der en orange "Package keepin" inde i den grå kasse som komponenterne skal placeres inden for.



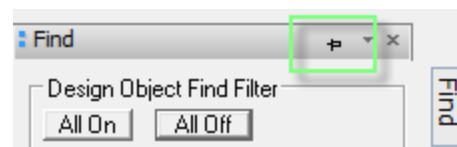
5. Placér komponenterne:
- Tryk **P** for Place Manually
  - Sæt flueben ud for **Components by refdes**
  - Tryk på **Hide**
  - **Placér** komponenterne
    - i. Tryk **R** hvis du ønsker at rotere en komponent
  - **Højreklik** og vælg **Done** når den sidste komponent er placeret.

Det betyder ikke så meget hvor komponenterne er placeret. Den board template der er anvendt er meget større end nødvendigt i forhold til det antal komponenter der er i designet.



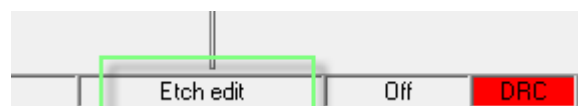
For at tilpasse zoom niveauet yderligere kan man bruge de andre ikoner i "zoom toolbaren". Alternativt kan man anvende midterste museknap hvis den findes: Tryk og hold knappen nede for at panorere. Tryk en gang på knappen og træk op og til venstre for at zoome ind. Tryk en gang på knappen og træk ned og til højre for at zoome ud.

PCB Editor har tre faner i højre side af vinduet: Find, Visibility og Options. Disse folder automatisk ud når man kører musen hen over dem. Hvis der er plads på skærmen er det en god ide at låse dem fast, ved at trykke på den lille tegnestift, og arrangere dem så de altid kan ses.

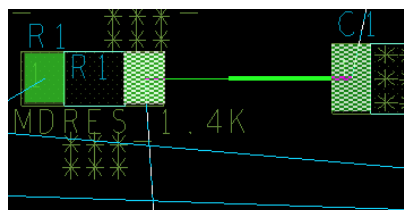


Hvis en eller flere af fanerne mangler kan de "tændes" fra View, Windows, ...

6. Sørg for at PCB Editor står i **Etch Edit mode**. Dette kan ses nederst i højre side af vinduet. Hvis der står noget andet end Etch Edit vælges **Setup, Application Mode, Etch Edit**.



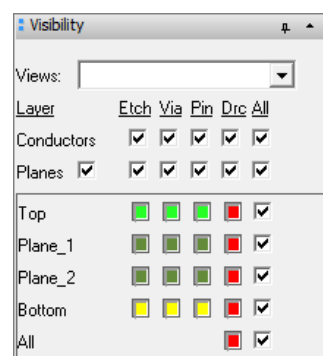
7. Klik på **All On** på **Find** fanen.
8. Forbind komponenterne:
- **Klik** på et **ben/pad** for at starte en bane.
  - **Klik** for at oprette et **hjørne** på banen.
  - **Klik** på en anden **pad** for at afslutte



banen.

- **Dobbeltklik** for at tilføje en **via**
- **Højreklik, Change Active Layer**, for at skifte til et andet lag

Farven på banen angiver hvilket lag den ligger på. I højre side af skærmen, på Visibility fanen, kan du se hvilke farver de forskellige lag har.



Når alle komponenter er placeret kan du se at der er en hel del plads tilbage på boardet. Desuden er det ikke nødvendigt at bruge mere end ét lag til det design-eksempel vi har arbejdet på. I den virkelige verden ville der være flere komponenter i designet, eller alternativt ville der være valgt en anden type board.

Når boardet er færdigt mangler vi kun at oprette output-filer. Dette kan gøres mere eller mindre automatisk afhængigt af hvilke krav man har til outputtet.

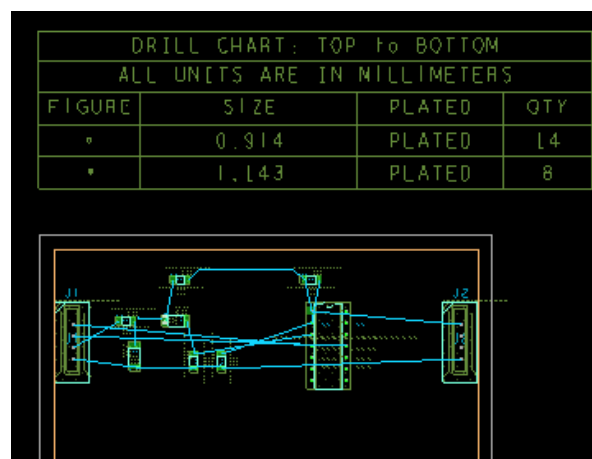
## 9. Vælg **Manufacturing, NC, Drill Legend**.

Tryk **OK**, og placér boretabellen oven over printet.

## 10. Vælg **Nordcad, Output and post processing, Run Post Process**

Tryk **Run** for at oprette borefiler og gerberfiler.

Alle filer oprettes i den mappe der er angivet nederst i Post Processing vinduet.



Borefilerne får navn efter boardet, og de lag de "dækker". F.eks. **bandpass-1-4.drl**. Gerberfilerne navngives efter lag og indhold. F.eks. **1\_TOP.art**

## 11. Vælg **View, Color View Save**

Skriv **MyView** i Save view feltet og tryk på **Save**.

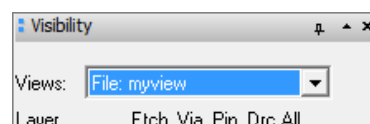
## 12. Vælg **Manufacturing, Artwork**

**Højreklik** på et af navnene i **Available films** sektionen og vælg **Display for Visibility**

Dette viser indholdet af de forskellige film (gerberfiler). Kig de forskellige igennem. Når du er færdig, tryk på **Cancel** knappen for at lukke Artwork vinduet.

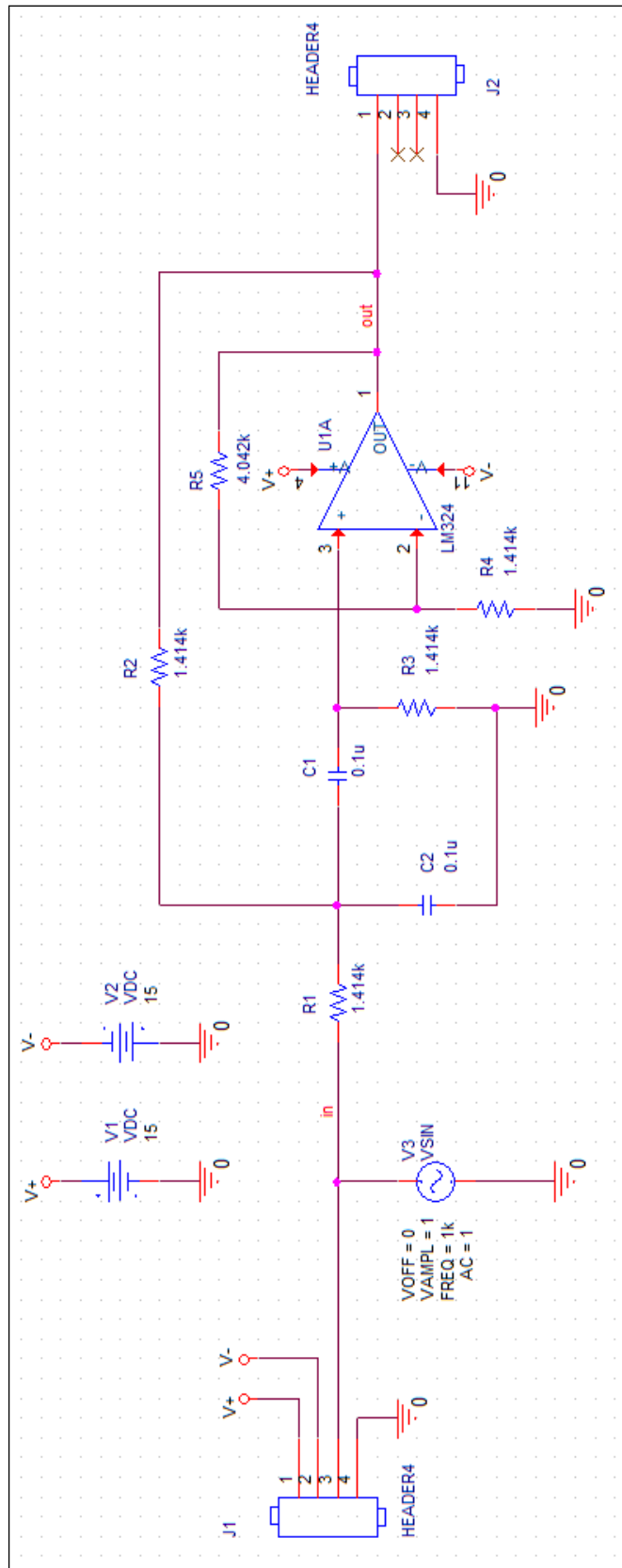
## 13. Vælg **File: myview** ud for View i **Visibility** fanen.

- Dette gendanner de tidligere gemte indstillinger for farve og synlighed.





# Diagram



## Før du går i gang

For at forstå beskrivelserne i dette dokumentet, er der nogle grundlæggende begreber som du er nødt til at kende til. Disse gennemgås i det følgende. Hvis der efter gennemgang af disse, og resten af dokumentet, stadig er noget som du ønsker yderligere forklaring på, er du velkommen til at sende en email til [support@nordcad.dk](mailto:support@nordcad.dk) med emnet "OrCAD Design Flow spørgsmål".

En komponent i Capture CIS kaldes en "Part", og i nogle tilfælde en "Database part".

For at adskille flere komponenter på et diagram fra hinanden, skal hver have et navn. I Capture kaldes det for en Part Reference. Det kan f.eks. være U1. Hvis den fysiske komponent indeholder flere logiske sektioner tildeles parten i Capture desuden en "Designator", for at skelne de forskellige sektioner fra hinanden. F.eks. U1A.

En komponents navn (også kaldet refdes) bruges til at identificere komponenten både under diagramtegning, simulering/analyse, og print udlægning.

En komponents værdi angives i Capture som en "Value". For passive komponenter, som f.eks. en modstand, vil det typisk være en talværdi, f.eks. 1k. Her er k en "value multiplier" som betyder 1000 (k for kilo). Listen med de forskellige muligheder kan ses tabellen længere ned. Det er uden betydning for programmets funktionalitet om man skriver 1k eller 1000. For aktive komponenter vil værdien normalt være en type betegnelse, f.eks. LM324.

Som udgangspunkt vises de ting du har behov for at vide om en komponent på diagrammet når den placeres.

Forbindelser mellem komponenter tegnes med "wires" (ledninger). Flere wires som er forbundet til hinanden, uden at være afbrudt af en komponent, kaldes samlet for et "net".

Resultaterne fra en PSpice simulering afhænger af opsætningen. Men som udgangspunkt beregnes alle strømme og spændinger i kredsløbet. For overblikkes skyld vises dog kun de resultater du har valgt at se. Ser du bare en sort baggrund skyldes det sandsynligvis at du ikke har valgt hvilke resultater du vil se endnu.

Værdierne for de passive komponenter har naturligvis stor indflydelse på resultaterne fra PSpice. Herunder kan du se hvordan PSpice fortolker de tidligere nævnte "value multipliers". Du skal specielt være opmærksom på forskellen mellem milli og mega, M og MEG, som adskiller sig fra det man normalt forventer. Dette skyldes at PSpice ikke er case-sensitive, og derfor ikke kan se forskel på m og M.

Value multipliers:		
F	0.001P	1e-15
P	0.001N	1e-12
N	0.001U	1e-9
U	0.001M	1e-6
M	0.001	1e-3
K	1000	1e3
MEG	1000K	1e6

G	1000MEG	1e9
T	1000G	1e12
Desuden kan følgende også anvendes. De er typisk ikke nødvendige, men de findes, så pas på du ikke bruger dem utilsigtet:		
MIL	0.0254M	25.4e-6
C	Clock Cycle	Separat definition

For at en komponent der er anvendt i diagrammet kan bruges til printudlægning, skal PCB Editor vide hvilket footprint komponenten anvender. Dette defineres på komponent i Capture CIS. Normalt vil denne information følge med når du placerer komponenten på diagrammet, så du behøver ikke foretage dig yderligere.

Et footprint definerer det mønster og/eller huller, som komponenten skal bruge på printet for at kunne monteres.

I PCB Editor kaldes et footprint for et "package symbol". Dette består af flere forskellige ting. De vigtigste er en "place bound" som definerer komponentens område på boardet (må ikke overlape andre komponenters), og "pins" som definerer de forbindelses punkter eller huller som skal passe til benene på komponenten.

Når et print lægges ud, erstattes de net der er defineret i diagrammet med kobber baner (fysiske forbindelser). I PCB Editor kaldes disse for "clines".

Et print kan bestå af to eller flere lag. Der vil som minimum altid være et top og et bund lag (TOP and BOTTOM). I PCB Editor defineres lagene vha. "classes" og "subclasses". For at noget bliver til kobber skal det placeres på et kobber lag. I PCB Editor kaldes kobber for "Etch" (navnet kommer fra fremstillingsmetoden). Så f.eks. vil en bane på top laget ligge på class ETCH og subclass TOP.

En anden metode til at skabe forbindelser på et print udlæg er at anvend kobber områder. Disse defineres i PCB Editor som en "Shape" der placeres på et kobber lag.